

## PATENT ABSTRACTS OF JAPAN

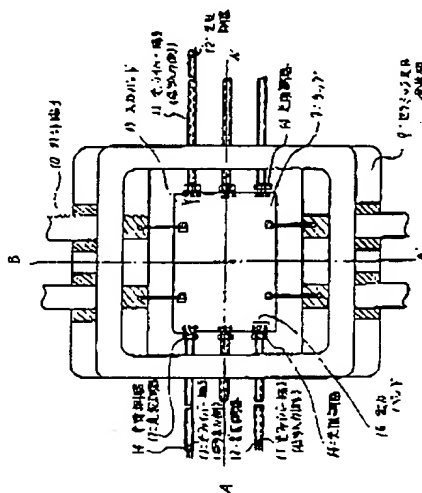
(11) Publication number: **63237486 A**(43) Date of publication of application: **03.10.88**

(51) Int. Cl. **H01L 31/12**  
**H01L 21/60**  
**H01L 23/08**  
**H01L 31/02**  
**H01L 33/00**

(21) Application number: **62072003**(71) Applicant: **NEC CORP**(22) Date of filing: **25.03.87**(72) Inventor: **SUZUKI KATSUHIKO****(54) SEMICONDUCTOR DEVICE****(57) Abstract:**

**PURPOSE:** To eliminate capacitance and continuity resistance caused by package material and dimension, the speed failure by the effect of inductance, and the decrease of isolation, gain and resonance frequency, by connecting directly a chip pad part and the wiring part of a printing wiring board with an optical fibre.

**CONSTITUTION:** From outside an electric signal is input to an optical modulator 12 at the input of an optical fiber terminal 11. An optical modulator 12 or an optical demodulator 14 composed of a laser diode or a light emitting diode can easily perform an intensity modulation by superposing a bias current of the diode. The converted optical signal passes the optical demodulator 14, at the end-portion of the terminal which converts the optical signal to an electric signal. This signal is input into a circuit in the inside of a chip 7. The electric signal processed by electronic circuits passes the optical modulator 12 via an output pad 16, and is converted to an optical signal. After that, it passes through the optical fibre terminal 11, and is converted to an electric signal by the optical demodulator 14 outside the package. Thus the electric signal is delivered to the conductor of a printed wiring board.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑨ 公開特許公報(A)

昭63-237486

⑫ Int. Cl.

識別記号

序内整理番号

⑬ 公開 昭和63年(1988)10月3日

H 01 L 31/12  
21/60  
23/08  
31/02  
33/00

Z-7733-5F  
6918-5F  
C-6835-5F  
C-6851-5F  
M-7733-5F

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 半導体装置

⑮ 特 願 昭62-72003

⑯ 出 願 昭62(1987)3月25日

⑰ 発 明 者 鈴木 勝彦 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 内原 晋

明 細 書

発明の名称

半導体装置

特許請求の範囲

1. 複数のセラミック基板をメタライズ化し積層させて得られる半導体装置において、ダイアタッチ部に固着されたチップの電極パッドと接地パッドは、ステッチ部に対して金属細線で接続され、信号用入出力部は、光ファイバーが接続された光変調器又は光復調器が接続され、入出力信号を前記光ファイバーによって入出力を行う事を特徴とする半導体装置。

2. 前記信号用入出力部は、入出力パッドと光変調器駆動用電極パッドとを備え、光ファイバー端部に設けられた光変調器又は光復調器の端部と前記パッドとが接続され、入出力信号を光ファイバーによって入出力を行う特許請求の範囲第1項記載の半導体装置。

3. 信号用入出力部は、拡散工程でつくられた発光ダイオード又は受光ダイオードによる光変調器と光復調器を備え、前記光変調器と光復調器に光ファイバー端部を接続して入出力信号を光ファイバー端部によって入出力する特許請求の範囲第1項記載の半導体装置。

発明の詳細な説明

〔産業上の利用分野〕

本発明は改良された高周波半導体装置用パッケージの構造に関する。

〔従来の技術〕

従来、高周波半導体装置用パッケージ(以後パッケージと呼ぶ)の構造は、第1層セラミック基板の中央部にメタライズダイアタッチ部を設け、その上部に第2層セラミック基板を積層し該基板上に複数本の放射状メタライズパターンを形成し、更に該パターン上に第3層セラミック基板を積層して該パターンを絶縁すると共にキャップ層部を形成している。更に各積層された該基板の側面

に第2層セラミック基板1上の放射状メタライズパターンから第1層セラミック基板底面まで印刷された複数本のロウ付用メタライズパターンに金属リードをロウ付したものであった。この様な構造のパッケージのダイアタッチ部にチップを固着してチップとパッケージの放射状メタライズパターンとの間をアルミ細線で接続したあとキャップ封止したものであった。次に従来の高周波半導体装置用パッケージの構造について図面を参照して説明する。

第6図は従来のパッケージの平面図、第7図はその断面図である。第1層セラミック基板1の中央部にタングステンペーストを印刷してダイアタッチ部2とする。この第1層セラミック基板1の上部にダイアタッチ部2が露出するように第2層セラミック種基板3を積層し、該セラミック種基板3の上面にタングステンペーストを導体とする放射状メタライズパターン4を印刷し、次にダイアタッチ部2の周辺の前メタライズパターン4の先端が1mm程度露出する様に第3層セラミック種

基板5を積層し、該メタライズパターン4を絶縁保護すると共にキャップ搭載部となるシールフレーム19を取付ける。次に積層した基板側面に露出したメタライズパターン6を施す。この様な状態で1500〜1600℃の酸化雰囲気中で焼成するとタングステンペーストがセラミックと反応しメタライズ化される。このメタライズ化したパターンにN1メッキとAuメッキを施して高周波半導体装置用パッケージができあがる。このパッケージのダイアタッチ部2にチップ7をAu-Siロウ材を用いて固着する。次にチップのパッドと放射状メタライズパターン4の間をアルミワイヤー8で接続する。その次にキャップ封止すると従来の半導体装置が完成する。

〔発明が解決しようとする問題点〕

上述した従来の構造のパッケージは、材料の誘電率が大きく、図6メタライズパターンのキャップが狭いのでリード間の静電容量が大きくなりリード間のアイソレーションや利得が低く、共振周波数が低いという欠点がある。

本発明の半導体装置は、上述した従来のパッケージの入出力信号用メタライズパターンとチップパッドとの間をアルミ細線で接続する方法に対し、本発明は、入出力信号用のメタライズパターンとチップパッドとの間を光ファイバーを用いて電気信号から光信号に、光信号から電気信号に変換して入力・出力の信号のやりとりを行わせるという独創的な内容を有する。

〔問題点を解決するための手段〕

本発明の高周波パッケージの構造は、信号の入出力に用いられている金属導体の代りに光ファイバーを用いてチップパッド部からプリント板の配線部へ直接接続する構造を有している。

〔実施例〕

次に本発明について図面を用いて説明する。

第1図は本発明の第1実施例のキャップ封止前の平面図、第2図、第3図はそれぞれキャップ封止した状態のA-A'断面図、B-B'断面図である。半導体パッケージの構造は、アルミナセラミック又はコパー等の金属基板9にチップ7を搭

載するダイアタッチ部2を形成し、その上部に外部端子10を電源用端子と接地用端子とし、信号用入出力光ファイバー端子11を取り出す目的とキャップシールの目的のためにアルミナセラミック種部19を積層した構造である。外部端子10はコパー金属から成りセラミック種部19の積層部のタングステンメタライズされたその上にAu-Cuロウ付けされている。この外部端子10は、半導体パッケージのダイアタッチ部2の対辺に1本以上設けられていて、チップの駆動に必要な電力を供給する電源端子と接地端子として用いられる。光ファイバー端子11は、一端に光変調器と光復調器を備えていて信号入力用と信号出力用に分けて用いられる。光ファイバー端子11の信号入力側は、外部から電気信号が光ファイバー端子11の入口に取り付けられている光変調器12に入りレーザーダイオード又は発光ダイオードから構成されている光変調器12又は光復調器14は、上記ダイオードのバイアス電流に重畳することによって容易に強度変調である。変換された光信号

は、光ファイバー端子11内を通過して該端子の端部に接続されている光復調器14で受光し電気信号に変換された後に入力パッド13に接続された金属細線15を通過してチップ内部の回路に電気信号が入力される。パッド13から入力された電気信号は、チップ7の電子回路により処理された後に出力すべき電気信号を出力パッド16に導びき光変調器12を巡りここで光信号に変換された後に光ファイバー端子11を通過してパッケージ外部の該端子の端部の光復調器14で光信号が電気信号に変換されプリント板の導体へ電気信号が送り込まれる。入力パッド13と出力パッド16は、光変調器12と光復調器14を駆動する電源パッド2個1組が配設されそのうちの片方のパッドに信号をバイアスして強度変調させる。次に金属キャップ17をシールフレーム18上に設置して抵抗溶接法に依り気密封止して本発明の半導体装置が完成する。

第4図は本発明の第2の実施例のキャップ封止前の平面図、第5図はキャップ封止後のC-C'

断面図である。半導体パッケージの構造は、アルミナセラミック又はコパー等の金属基板9にチップ7を搭載するダイアタッチ部2を形成し、その上部に外部端子10を電源用端子と接地用端子とし、信号用入出力光ファイバー端子11を取り出す目的とキャップシールの目的のためにアルミナセラミック枠部19を積層した構造である。外部端子10はコパー金属から成りセラミック枠部19の積層部のタングステンメタライズされたその上にAg-Cuロウ付けされている。この外部端子10は、半導体パッケージのダイアタッチ部2の対辺に1本以上設けられていて、チップの駆動に必要な電源端子と接地端子として用いられる。光ファイバー端子11は、信号入力用と信号出力用に分けて用いられる。信号入出力部は、それぞれ発光ダイオードと受光ダイオードを用いてそれぞれ光変調器と光復調器とに使用される。この光復調器および光変調器の変換素子であるレーザーダイオード又は発光ダイオードが論理回路部を作る工程と同時に作り込まれている。この様なチップ

7をダイアタッチ部2にAu-Siロウ材で接合した後に光ファイバー端子11の光軸を該入出力パッドのダイオードの発光部又は受光部の光軸に合せて接合剤等で固定する。次に金属キャップ17をシールフレーム18上に設置して抵抗溶接法に依り気密封止して本発明の第2の実施例の半導体装置が完成する。

#### (発明の効果)

以上説明したように本発明は、チップのパッドから引き出される入出力信号に用いられる金属細線の代りに光ファイバーを用いてプリント板の配線に直接接続する方法である。その結果パッケージ材料や寸法に起因する静電容量、メタライズパターンの導通抵抗ならびにインダクタンスの影響によるスピード不良、アイソレーション、利得、共振周波数の低下などが全くなくなる。その結果、上述したパッケージ構成材料と寸法の制約がなくなり、パッケージおよびプリント板回路の設計の自由度を増すという効果がある。

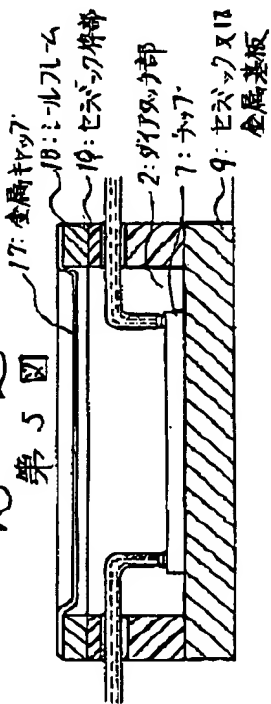
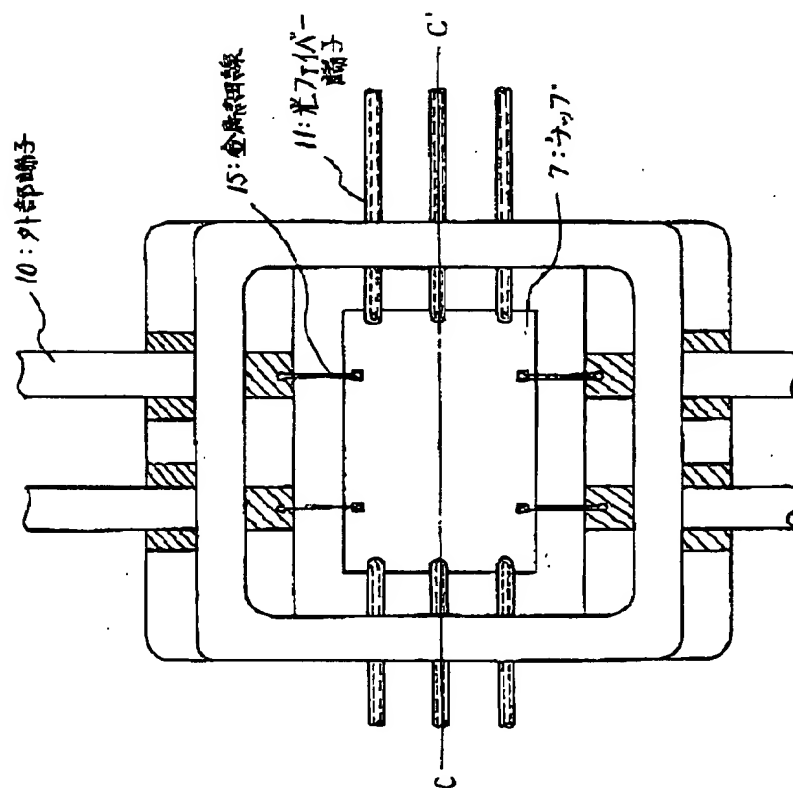
#### 図面の簡単な説明

第1図、第2図、第3図は本発明の第1の実施例のそれぞれ平面図、A-A'断面図、B-B'断面図、第4図、第5図は本発明の第2の実施例のそれぞれ平面図とC-C'断面図、第6図、第7図は従来の構造のパッケージの平面図と断面図である。

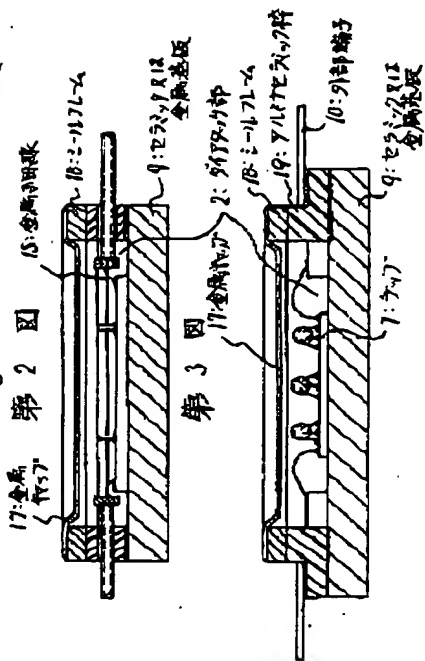
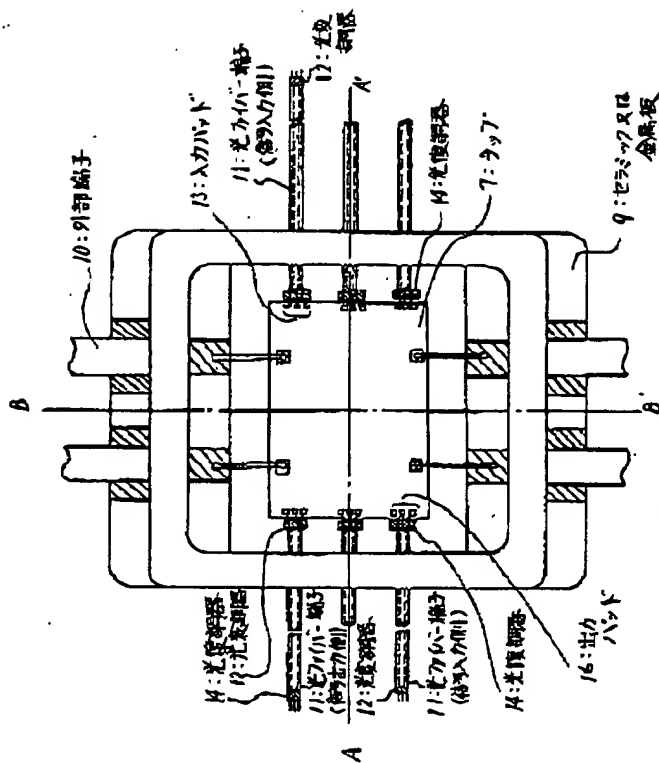
1…第1層セラミック基板、2…ダイアタッチ部、3…第2層セラミック基板、4…放射状メタライズパターン、5…第3層セラミック基板、6…側面メタライズパターン、7…チップ、8…アルミナワイヤー、9…セラミック又は金属基板、10…外部端子、11…光ファイバー端子、12…光変調器、13…入力パッド、14…光復調器、15…金属細線、16…出力パッド、17…金属キャップ、18…シールフレーム、19…アルミナセラミック枠。

代理人 弁理士 内 風 賢

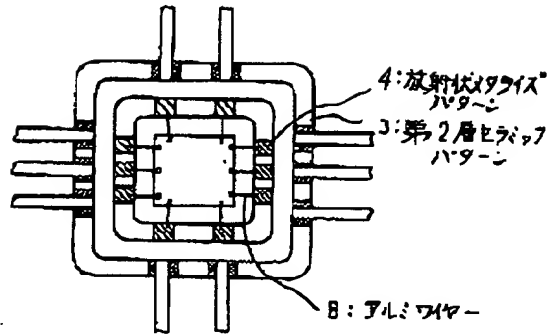
第 4 図



第 1 図



第 6 図



第 7 図

